

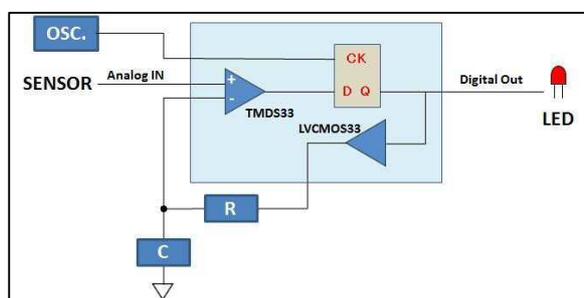
# FPGA の内部リソースを使った高性能 A/D 変換器の開発

FPGA の内部リソースを使った再構成可能な A/D 変換器を開発しました。本手法では、単純な A/D 変換器としての機能に加えて、ノイズ生成器としての応用も検討しました。

## 本技術の内容・特徴

### ① FPGA の内部リソースを使った A/D 変換器

FPGA の内部リソース、抵抗とコンデンサといったディスクリート素子を使い、再構成可能なデルタ・シグマ型 A/D 変換器を実現しました。FPGA を使うことで、多チャンネル化や高速サンプリングが可能となります。



ブロック図

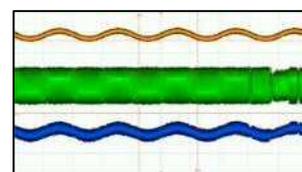
### ② 乱数生成器としての利用

Flip-Flop で受けているデジタル出力ですらノイズが多量に重畳していることがわかり、重畳しているノイズの乱雑さを抽出し乱数生成器としての利用を検討しました。

デジタル出力を適当に間引くことで、乱数としての利用の可能性があることが分りました。



検証環境



測定結果（測定波形）

黄：アナログ入力波形

緑：デジタル出力波形

	Monobit	Poker	Long runs
Proposal	○	△	△
MT19937ar	○	○	○

乱数検定結果（FIPS140-2）

## 従来技術に比べての優位性

- ① FPGA 内のリソースで A/D 変換を実現
- ② 100MS 以上の高速サンプリング

## 予想される効果・応用分野

- ① IoT 向けエッジデバイスやフォグデバイス
- ② センサーシステム

## 提供できる支援方法

- 共同研究
- オーダーメイド開発支援
- 技術相談

## 知財関連の状況、文献・資料

### ➤ 文献資料

- [1]H. Homulle et al. , "200 MS/s ADC implemented in a FPGA employing TDCs", FPGA 2015, 228-235, 2015
- [2]Xcell Journal Issue 94, "How to Digitize Hundreds of Signals with a Single Xilinx FPGA", 2016.

所属： 情報技術グループ <本部>  
担当： 岡部 忠

T e l: 03-5530-2540  
E-mail: okabe.tadashi@iri-tokyo.jp