

セキュアな組込みシステムの構築法

○入月康晴*1)、大原衛*1)、坂巻佳壽美*1)

1. はじめに

組込み技術は家電製品をはじめ産業用機器等に欠かせない存在となっており、近年ネットワークに接続される組込み機器が急速に増加している。そこで製品開発においては、安心・安全の確保や外部からの攻撃に対する防護手段などが施された組込みシステムであることが重要な要求事項となっている。本研究においては、FPGA上に組込みシステムを構築することを前提とし、これまでの研究成果を踏まえ、「安心・安全性の確保」や「外部からの攻撃に対する防護」などに対する効果的な対策手法を開発することで、安心・安全性の向上を図った。

2. 手法の検討とデモ機への実装

これまでに研究開発を進めてきた FPGA の活用に関する種々の成果の集大成として、セキュアな組込みシステムの構築を支援する4つの手法(図1)について研究開発およびデモ機(図2)への実装を行った。

①「誤動作検知機能を持ったマイコン」として、未使用アドレスへのアクセスを検出する手法を開発実装した。

②「リアルタイムOSによるセキュア化」、③「暗号化通信」として、システムコールによる通信を自動的にAESで暗号化するモジュールを開発実装した。

④「JTAG手法による自己監視制御」として、FPGAの製品検査用のJTAGテスト手法を用いて、FPGA本体、入出力装置を対象にリアルタイムで入出力信号のチェックを行う手法を検討し、開発実装した。

3. 結果・考察

①、④においては、JTAGテスト手法を基にリアルタイムで自己監視する手法を確立した。また②、③においては通信を自動的に暗号化することでセキュリティの向上に繋がった。自己監視においては、FPGA内に2つのCPUを実装し、組込みシステム用CPUと監視用CPUに処理を分けることで、1つのCPUのみの処理に比べ負荷軽減が図れ、信頼性の向上に繋がった。

4. まとめ

組込みシステムの「安心・安全性の確保」の向上に寄与する手法を開発した。今後、本手法をベースに「安心・安全性」を確保しながら組込みシステムを遠隔で再構成できる仕組み作りへの取り組みを行う。

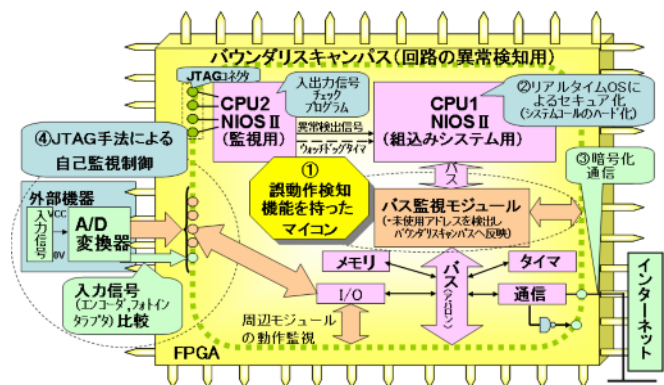


図1 検討した4手法

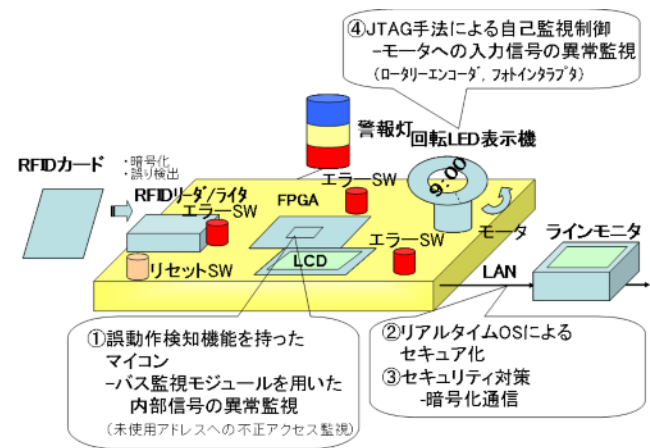


図2 デモ機の概要図

*1) 情報技術グループ