

# ソフトウェア記述からのハードウェアコンポーネントの生成

武田有志<sup>\*1)</sup>、坂巻佳壽美<sup>\*1)</sup>、乾 剛<sup>\*2)</sup>

## 1. はじめに

組込みシステムでは、コントローラの応答性能の向上や開発期間の短縮が要求されている。近年、FPGAに複数のハードウェア部品およびソフトウェア部品を詰め込んで1チップ化するSoPC (System on a Programmable Chip)が注目を集めている。SoPCでは、ソフトウェア処理の一部をハードウェアによって高速化したり、開発過程で必要となった周辺デバイスとのインタフェース(I/F)を自由に組み込めるというメリットを持つ。しかし、ハードウェア開発者はソフトウェア開発者の数に比べ圧倒的に少なく、SoPCの柔軟性を十分に活かすにはソフトウェアによるハードウェア設計が不可欠である。そこで、C言語記述からFPGA上で動作するハードウェアコンポーネントを生成する方法を述べ、ツールを試作する。

## 2. C言語からのハードウェアコンポーネント変換のコンセプト

C言語からハードウェアに変換するに当たり、その相違について述べる。C言語ではアルゴリズム記述を主としていることから、ハードウェアでのクロック同期による時間的な制約が無いこと、C言語でのポインタを介したメモリ操作は実行するアーキテクチャに依存していること、の2点が挙げられる。そこで前者については、前方への条件分岐が発生するまでを1クロックでの処理範囲とした。これによって、ハードウェアによる処理の並列性を活かし、本来数クロック要していた処理を1クロックで動作させることができる。後者については静的に配置できるものに対象を絞り、例えば配列であれば、予め決められた範囲内でのみ操作されると仮定してハードウェアに展開する。それ以外の動的に確保されるメモリや、さらに浮動小数点演算についてはシステム変更が加わるたびに変換する必要があり、また、ハードウェア量も大きくなるため、現状では対応しないこととした。以上をC言語の各関数に適用し、ハードウェアコンポーネント内の処理を決定する。

## 3. ハードウェアコンポーネントのI/F

I/FにはAltera社が規定するAvalonバスを採用した。Avalonバスとは様々な周辺デバイスを柔軟に接続できるように設計された汎用バスであり、デバイスをメモリ空間にマッピングすることで、ソフトコアプロセッサなどの他のコンポーネントからの操作を可能にする。基本的な制御信号はreset\_n、write\_n、read\_n、chipselect、waitrequest、データ信号はwritedata[0...N-1]、readdata[0...N-1]、address[0...M-1]が規定されている。そこで、コンポーネントのI/Fとしては、ハードウェアに変換されたC言語のset\_/get\_から始まる関数に対して、処理、引数、戻り値をそれぞれaddress、writedata、readdataにマッピング・実行し、それ以外の関数についてはマッピングせずに常時実行される。

## 4. 評価

以上の方法に基づきGCC 3.0をベースとしたVHDLへの変換ツールを開発した。本ツールでは、前処理としてGCCが構文解析と中間コードを生成し、後処理として中間コードからハードウェアに展開する。中間コードは32ビットのCISCプロセッサであるVAXの命令を基本とするが、C言語で定義されている演算命令のみに限定した。開発したツールを評価するに当たってはPWM制御を行うC言語のコードに適用した。その結果、元のコード量は58行であったのに対し、334行のVHDLを生成した。一方、同一の動作を行うPWM回路を手作業でビヘイビアレベルで記述した場合には105行程度の記述となった。よって、手作業によるコード量は約半分程度で済み、さらにC言語のコードはVHDLに比べて簡潔に済むことから大幅な開発効率の改善につながった。

## 5. おわりに

ソフトウェア記述からハードウェアコンポーネントを生成する方法を示すとともに、変換ツールを開発し、その効果を確認した。

---

\*1) ITグループ、\*2) 都水道局東村山浄水管理事務所